

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-158742

(43)公開日 平成5年(1993)6月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 11/30		F 9290-5B		
B 6 0 T 8/88		9237-3H		
		8311-3H		
G 0 6 F 11/00	3 5 0 E	7313-5B		
11/16	3 1 0 C	7313-5B		

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平3-324347

(22)出願日 平成3年(1991)12月9日

(71)出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72)発明者 佐野 勝彦

大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

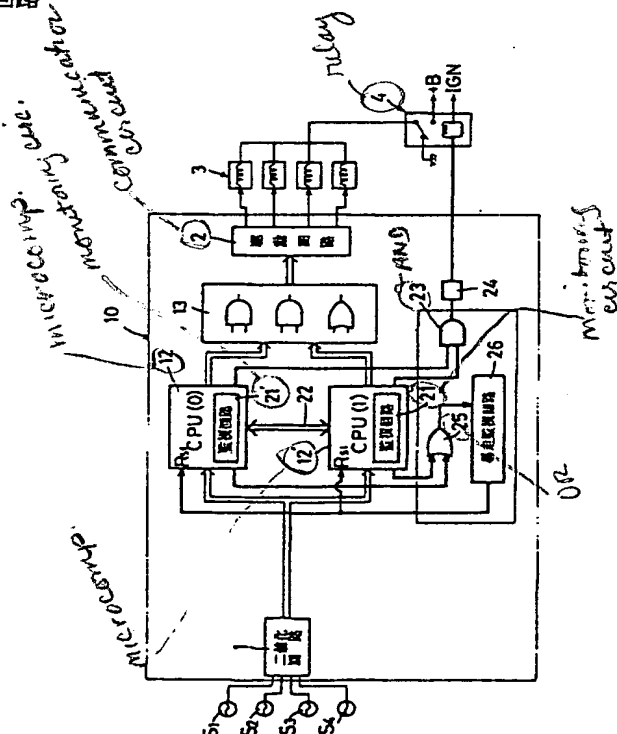
(74)代理人 弁理士 鎌田 文二 (外2名)

(54)【発明の名称】 複数のマイクロコンピュータの暴走監視回路

(57)【要約】

【目的】 電子制御回路により制御対象のアクチュエータを複数のマイクロコンピュータのいずれかの制御信号で制御する際に、いずれかの又はいくつかのマイクロコンピュータの暴走と全部のマイクロコンピュータの暴走状態を区別して監視し安全動作を確保する。

【構成】 2つのマイクロコンピュータ12、12'に互いに相手方のマイクロコンピュータの異常動作を監視する相互監視回路21、21'を設けて相互通信回路22を介して相互監視し、いずれか一方のマイクロコンピュータが異常時には他方の監視回路で検出してAND論理素子23の出力によりフェイルセーフリレー4を遮断する。両方のマイクロコンピュータ12、12'が一時的偶発的に異常ときは、OR論理素子25のトリガ信号がなくなることによって暴走監視回路26からリセット信号を出力して両方のマイクロコンピュータ12、12'をリセットして復帰させ再スタートする。



Express Mail EL 039759675US

【特許請求の範囲】

【請求項1】 速度情報等を表わす入力信号を2値化し、そのパルス信号を分岐して複数系で並列的に入力処理した後各系毎に設けたマイクロコンピュータで所定のプログラムに従って演算しその演算結果に基づいて制御信号を出力する電子制御回路に対して、それぞれのマイクロコンピュータ自身の動作の異常を監視する相互監視回路を互いに他のマイクロコンピュータ内に設け自己が発するウォッチドッグ信号を他のマイクロコンピュータ内の監視回路で相互監視し、それぞれの相互監視回路の出力信号は論理和回路を介して制御対象の負荷遮断機構へ出力すると共に、それぞれのマイクロコンピュータのウォッチドッグ信号を論理積回路を介して系外に設けた暴走監視回路へ送り、全てのマイクロコンピュータが異常の場合にのみ暴走監視回路から全てのマイクロコンピュータへリセット信号を送るよう構成して成る複数のマイクロコンピュータの暴走監視回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 この発明は、自動車の走行状態を制御する電子制御回路等に用いられる複数のマイクロコンピュータの暴走監視回路に関する。

【0002】

【従来の技術】 自動車の走行状態を制御する電子制御回路の1つとしてブレーキを制御するアンチロック制御回路（以下ABS制御回路という）がある。かかるABS制御回路等では、走行状態を表わす信号が入力されると、これに基づいてブレーキ制御する電磁弁等への制御信号を送り出し、ブレーキを効率よく制御する。

【0003】 このようなABS制御回路では、入力信号を処理して制御信号を送り出す回路は、一般に2以上の複数のマイクロコンピュータにより構成され、車輪速センサからの車輪速情報を2値化回路でパルス信号に変換した後、そのパルス信号を2系統に分けて入力処理し、それぞれの系統でパルス信号の速度情報に基づいてマイクロコンピュータ内で種々の同一の演算を並行して行ない、そのいずれかの系統による制御信号で液圧回路のアクチュエータ（電磁弁）等を制御するように構成されている。

【0004】 複数のマイクロコンピュータによる制御方式については、主となるマイクロコンピュータによる制御信号に対して他のマイクロコンピュータによる制御信号に対して他のマイクロコンピュータにより演算して生成される制御信号を出力信号として比較し、一致している限り主マイクロコンピュータの制御信号で制御し、不一致のときはフェイルセーフリレーを作動させてアクチュエータを非作動として主コンピュータの制御を他方のコンピュータにより監視するもの、あるいは複数のマイクロコンピュータを全て対等なものとして扱い、それぞれのマイクロコンピュータの出力信号が不一致のときは

その不一致の持続時間の程度に応じてより安全な制御動作側となるように論理制御し、所定以上不一致が続くとフェイルセーフリレーを作動させてアクチュエータを非作動とする方式など種々の方式のものがある。

【0005】 かかるいずれの方式の制御回路であれ、それぞれのマイクロコンピュータはその制御動作が正常であることを検出するためその内部の基準信号からウォッチドッグパルスを発しており、このパルス信号はウォッチドッグタイマに加えられ、演算実行時に一定間隔でトリガされている。この場合、従来は一般にウォッチドッグタイマをそれぞれのマイクロコンピュータに対応してそれぞれ独立に設け、各系統ごとのマイクロコンピュータの動作を監視するように構成している。

【0006】 いずれかのマイクロコンピュータが暴走したり、あるいは停止するという異常状態が起きると、そのマイクロコンピュータからのウォッチドッグパルスが出力されなくなりウォッチドッグタイマはトリガされず、これによってそのマイクロコンピュータの異常を検出してアクチュエータの動作を停止させる。

【0007】

【発明が解決しようとする課題】 しかし、かかる従来のウォッチドッグによるマイクロコンピュータの監視方法では、ウォッチドッグタイマはマイクロコンピュータと同数を必要とし部品点数が多い。

【0008】 又、ウォッチドッグタイマはその出力を論理和回路によりアクチュエータへ送り、いずれか1つのマイクロコンピュータが異常であればアクチュエータの機能を停止させるようにしている。従って、電源電圧が一時的偶発的に異常低下したりした場合でもやはりアクチュエータの機能は停止される。

【0009】 しかしながら、電源電圧等の異常は全てのマイクロコンピュータに同時に共通に生じるものであり、一時的偶発的なものであるから、このような場合には直ちにアクチュエータの機能を停止させる必要はなく、マイクロコンピュータの内部をリセットするだけで十分である。

【0010】 この発明は、上述した従来の複数のマイクロコンピュータの異常を監視する技術の現状に留意して、複数のマイクロコンピュータのいずれか又はそのいくつかが故障等により異常状態となる場合と全マイクロコンピュータが電源電圧の一時的偶発的に一瞬異常状態となる場合を区別した監視回路を別々に設けてどのような異常状態にも適切に対応できる暴走監視回路を提供することを課題とする。

【0011】

【課題を解決するための手段】 上記課題を解決するためこの発明は、速度情報等を表わす入力信号を2値化し、そのパルス信号を分岐して複数系で並列的に入力処理した後各系毎に設けたマイクロコンピュータで所定のプログラムに従って演算しその演算結果に基づいて制御信号

を出力する電子制御回路に対して、それぞれのマイクロコンピュータ自身の動作の異常を監視する相互監視回路を互いに他のマイクロコンピュータ内に設け自己が発するウォッチドッグ信号を他のマイクロコンピュータ内の監視回路で相互監視し、それぞれの相互監視回路の出力信号は論理和回路を介して制御対象の負荷遮断機構へ出力すると共に、それぞれのマイクロコンピュータのウォッチドッグ信号を論理積回路を介して系外に設けた暴走監視回路へ送り、全てのマイクロコンピュータが異常の場合にのみ暴走監視回路から全てのマイクロコンピュータへリセット信号を送るように構成して成る複数のマイクロコンピュータの暴走監視回路としたのである。

【0012】

【作用】この発明の暴走監視回路は上記の構成としたから、複数のマイクロコンピュータのいずれか又はいくつか故障等により異常状態となると正常なマイクロコンピュータ内の相互監視回路で異常状態を検出し、その出力信号で制御対象のアクチュエータの機能を停止させる。

【0013】全てのマイクロコンピュータが一時的偶発的に一瞬異常状態となったときは、異常状態が回復すると暴走監視回路からのリセット信号が全マイクロコンピュータへ出力され、全てのマイクロコンピュータはイニシャライズされて再スタートする。

【0014】

【実施例】以下この発明の実施例について図面を参照して説明する。図1は車載用のABS制御回路を例としてこれに実施例の暴走監視回路を設けた概略ブロック図を示す。図示のABS制御回路は、特開昭63-233401号公報で開示された制御回路であり、従ってここでは制御回路については簡単に説明をする。

【0015】このABS制御回路は、車輪速センサ $S_1 \sim S_4$ からの車輪速情報信号を電子制御回路10に送り込み、二値化回路1でパルス信号に変換し、2系統に分岐して2つのマイクロコンピュータに12、12'で種々の演算を所定のプログラムに従って行ない、その演算結果に基づく制御信号を出力決定論理回路13へ出力し、この論理回路13で決定された出力信号を駆動回路2へ与え、これによりブレーキ液圧回路中の電磁弁3を駆動するというように構成されている。

【0016】出力決定論理回路13は、AND論理素子とOR論理素子との組合せから成り、その組合せは図示以外にも種々のものがある。そしてこの回路では、例えばマイクロコンピュータの出力が、加圧、減圧指令のいずれかであるとき、両方のコンピュータの出力が同じであればそのまま出力し、異なるときはAND論理素子では加圧気味にOR論理素子では減圧気味に出力を決定する。

【0017】電磁弁3は、フェイルセーフリレー4を介して電源+Bが供給され、2つのマイクロコンピュータ

12、12'が正常である限り、IGN（イグニッション）投入により電源がONとなっている。

【0018】上記のようなABS制御回路の2つのマイクロコンピュータの暴走を監視する回路の実施例を同図に示している。この監視回路は、それぞれのマイクロコンピュータ12、12'自身の動作の異常を監視する相互監視回路21、21'を互いに相手方のマイクロコンピュータ内に設け、自己が発するウォッチドッグ信号を相互通信回路22を介して他のマイクロコンピュータ内の相互監視回路21、21'で相互監視し、それぞれの監視回路21、21'の出力信号はAND論理素子23を介して駆動回路24へ出力する回路を備えている。相互監視回路21、21'は、この例では互いに相手方のマイクロコンピュータ12、12'内に設けているが

（プログラム内蔵）系外に設けてもよく、その構成は例えばリトリガブル・ワンショットマルチバイブレータ又はこれに相当する機能を有するウォッチドッグタイマとすることができる。この場合、タイマ幅はウォッチドッグパルスの発生周期幅よりも広い時間幅に設定され、マイクロコンピュータが正常である限りそのウォッチドッグパルスをトリガ信号として常時Hの信号を出力し、異常時には出力がLとなる。

【0019】AND論理素子23は、相互監視回路21、21'による相互監視でマイクロコンピュータ12、12'がいずれも正常であれば、駆動回路24を介してフェイルセーフリレー4を励磁してONとしており、いずれかのマイクロコンピュータが暴走した場合は、正常な方のマイクロコンピュータ内の監視回路で暴走を検出してフェイルセーフリレー4を遮断する。

【0020】さらに、この監視回路はそれぞれのマイクロコンピュータ12、12'のウォッチドッグ信号をOR論理素子25を介して制御系外に設けた暴走監視回路26へ送り、2つのマイクロコンピュータ12、12'が共に異常の場合にのみ暴走監視回路26から両方のマイクロコンピュータ12、12'へリセット信号を送る回路を備えている。暴走監視回路26も、前記監視回路21、21'と同様なウォッチドッグタイマとすることができる。

【0021】2つのマイクロコンピュータ12、12'からのウォッチドッグ信号は、OR論理回路25を介してトリガ信号として入力されているから、いずれか一方のマイクロコンピュータが正常である限りトリガ信号が入力され、その場合は単に監視しているだけである。しかし、両方のマイクロコンピュータが一時的に暴走したときは相互監視回路は作動しない。そして、両方のマイクロコンピュータからのウォッチドッグパルスが発生しなくなるため、暴走監視回路26に対してトリガ信号が入力されなくなる。このとき暴走監視回路26はリセット信号を両方のマイクロコンピュータ12、12'へ送ってイニシャライズを行ってマイクロコンピュータ1

2、12'を復帰させ再スタートすることによりアクチュエータの機能を停止させることなく正常動作を回復させる。

【0022】なお、以上の説明では特開昭63-233401号公報のABS制御回路を例として挙げたが、ABS制御回路は以上の外にも種々の形式のものがあ、そのいずれでもこの実施例の暴走監視回路を付設できることは当業者であれば明らかであろう。

【0023】

【効果】以上詳細に説明したように、この発明の暴走監視回路は複数のマイクロコンピュータのいずれか又はそのうちのいくつかが暴走すると正常なマイクロコンピュータ内の相互監視回路で異常を検出してフェイルセーフリレーを遮断し、一時的偶発的に生じる瞬時の電源電圧等の異常状態では暴走監視回路からのリセット信号でマイクロコンピュータを再スタートさせるようにしたか

ら、どのようなマイクロコンピュータの暴走状態も検出してこれに最適な対応をすることができ、制御回路の信頼性を向上させることができるという利点が得られる。

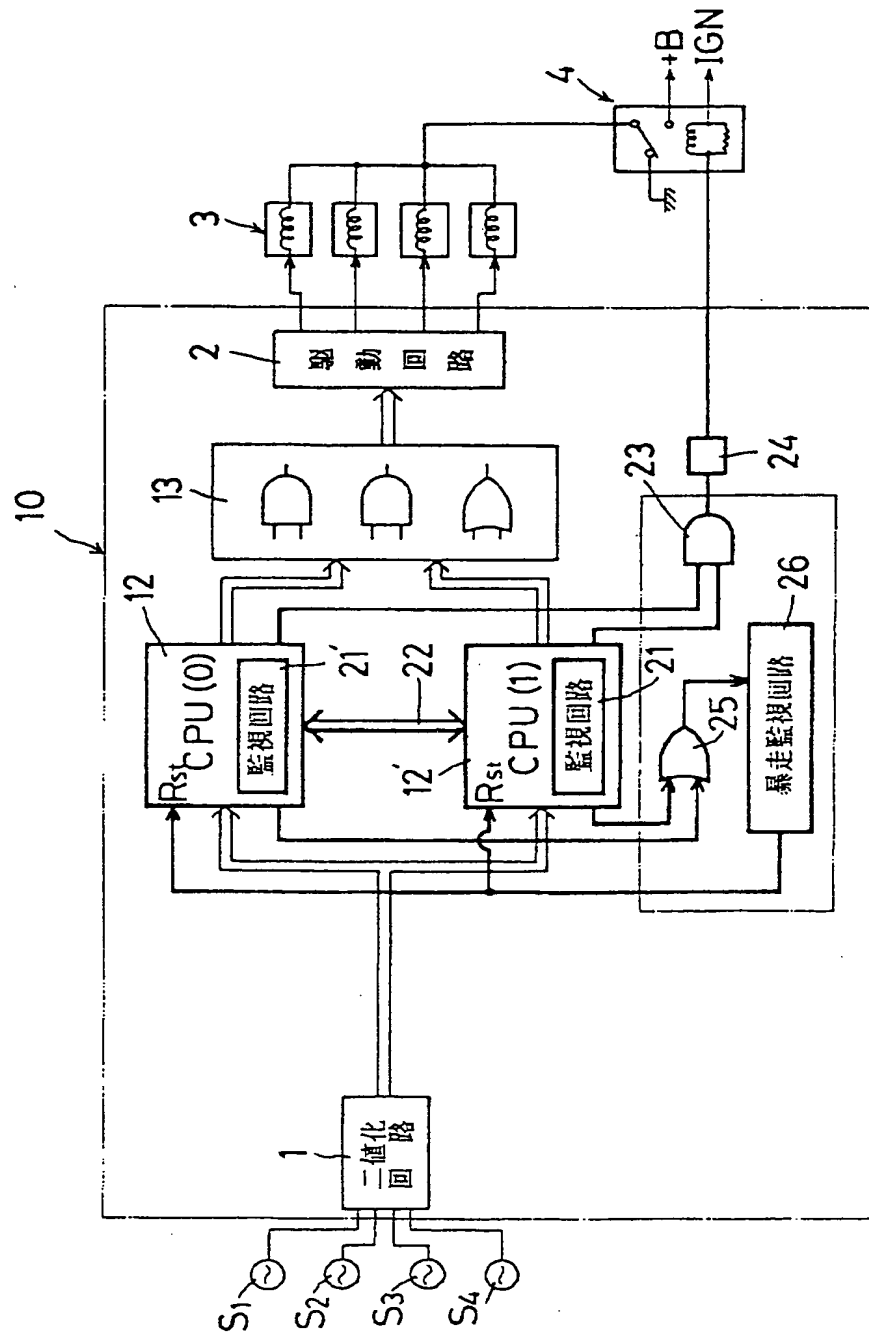
【図面の簡単な説明】

【図1】一例として挙げたABS制御回路に実施例の暴走監視回路を備えた全体概略ブロック図

【符号の説明】

- 4 フェイルセーフリレー
- 10 電子制御回路
- 12、12' マイクロコンピュータ
- 21、21' 相互監視回路
- 22 相互通信回路
- 23 AND論理素子
- 25 OR論理素子
- 26 暴走監視回路

【図1】



THIS PAGE BLANK (USPTO)